

PRÓ REITORIA DE RECURSOS HUMANOS

Concurso Público

Aplicação: 17/08/2003

CARGO: ENGENHEIRO ELETRÔNICO - 108

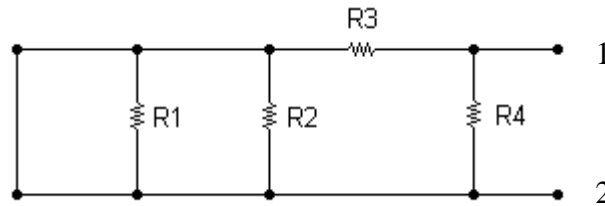
LEIA COM ATENÇÃO AS INSTRUÇÕES ABAIXO

1. Este caderno é constituído de 40 questões assim distribuídas: Conhecimentos Gerais, de 01 a 12; e Conhecimentos Específicos, de 13 a 40.
2. Caso o caderno esteja incompleto ou tenha qualquer defeito, o candidato deverá solicitar ao fiscal de sala que tome as providências cabíveis.
3. Cada questão contém quatro opções de resposta, sendo apenas uma a correta.
4. A duração da prova é de quatro horas.
5. Terminada a prova, o candidato entregará a folha de respostas e o caderno de questões ao fiscal.
6. A desobediência a qualquer uma das determinações constantes nestas instruções ou na folha de respostas poderá implicar a anulação das provas do candidato.

Nº INSCRIÇÃO _____

Questão 01

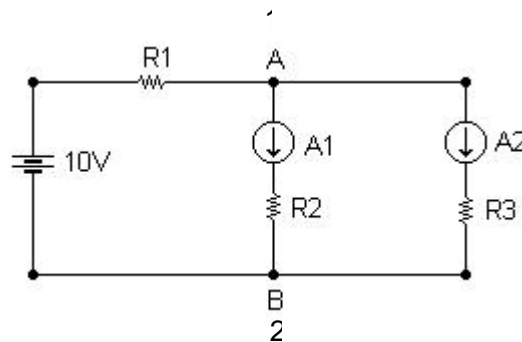
No circuito da figura abaixo, a resistência vista entre os pontos 1 e 2 é



- A) $R3+R4$.
- B) $(R1//R2)+(R3+R4)$.
- C) $R4$.
- D) $R3//R4$.

Questão 02

Na figura abaixo, temos um circuito resistivo alimentado por uma fonte DC de 10V. Com base nessa figura, responda as questões 02 e 03.



A corrente medida pelo amperímetro A1 será dada pela expressão

- A) $10(R2) / (R2+R3)$.
- B) $10(R3) / [R1(R2+R3) + R2R3]$.
- C) $10(R1) / (R1+R2+R3)$.
- D) $10(R1) / (R2+R3)$.

Questão 03

A tensão medida entre os pontos 1 e 2 será dada pela expressão

- A) $10(R3)/(R1+R2+R3)$.
- B) $10(R2//R3) / (R1+R2+R3)$.
- C) $10(R2)/(R1+R2+R3)$.
- D) $10(R2//R3) / [R1+(R2//R3)]$.

Questão 04

O diodo retificador é um dispositivo semicondutor formado pela junção de um material tipo P (anodo) e um tipo N (catodo). Para polarizá-lo diretamente, deve-se aplicar

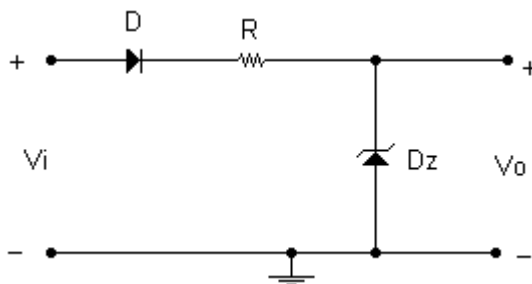
- A) uma tensão negativa no anodo e uma positiva no catodo.
- B) uma tensão positiva no anodo e uma negativa no catodo.
- C) ambas positivas com a de anodo menor que a de catodo.
- D) ambas negativas com a de anodo menor que a de catodo.

Questão 05

O diodo Zener tem sua principal aplicação como regulador de tensão e opera na região de ruptura ou de avalanche. Para isso, deve-se polarizá-lo:

- A) reversamente, com uma tensão menor que sua tensão de Zener (V_z).
- B) reversamente, com uma tensão maior que sua tensão de Zener (V_z).
- C) diretamente, com uma tensão maior que sua tensão de Zener (V_z).
- D) diretamente, com uma tensão menor que sua tensão de Zener (V_z).

No circuito abaixo, considere os diodos ideais e responda as questões 06 e 07. A tensão de entrada V_i é uma rampa que varia de $-10V$ a $+10V$ e a tensão de Zener $V_z = 5V$.



Questão 06

Quando V_i é negativa, a tensão de saída V_o é

- A) igual a V_i .
- B) maior que V_i .
- C) menor que V_i .
- D) zero volt.

Questão 07

Quando V_i é positiva e maior que a tensão de Zener (V_z), a tensão de saída V_o é

- A) menor que V_z .
- B) igual a V_i .
- C) menor que V_i .
- D) igual a V_z .

Questão 08

Um transistor de junção bipolar (TJB), para operar como amplificador, terá que ser polarizado na região ativa. Para isso deve-se polarizar

- A) a junção emissor-base diretamente e a junção coletor-base inversamente.
- B) a junção emissor-base reversamente e a junção coletor-base diretamente.
- C) ambas diretamente.
- D) ambas reversamente.

Questão 09

Se os números binários **00110001**, **00110011** e **00111001** representam os caracteres ASCII "1", "3" e "9" respectivamente, para se encontrar os seus equivalentes decimais deve-se

- A) subtrair 06h (seis hexadecimal) e adicionar 30h (trinta hexadecimal).
- B) adicionar 6 (seis decimal).
- C) subtrair 30h (trinta hexadecimal).
- D) subtrair 48 (quarenta e oito decimal).

Questão 10

Se o número binário **10011000** está em representação sinal módulo e o **bit 7** representa o bit de sinal, o número inteiro, em decimal, correspondente a **10011000** é

- A) - 76.
- B) - 24.
- C) + 32.
- D) + 76.

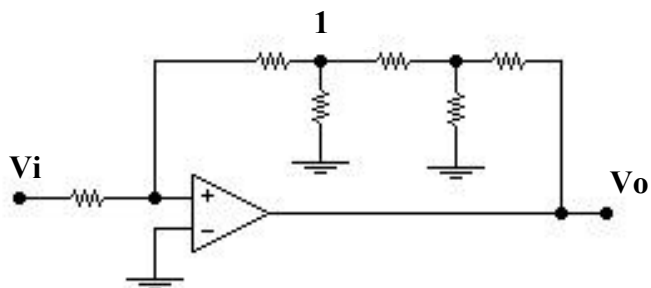
Questão 11

Para a função booleana $f(a,b,c,d) = \bar{a} \cdot b \cdot c + a \cdot b \cdot d + a \cdot \bar{b}$, qual das expressões booleanas é equivalente a $f(a,b,c,d)$?

- A) $(\bar{a} + \bar{b} + d) \cdot (a + c) \cdot (a + b)$.
- B) $(b + \bar{d}) \cdot (\bar{a} + c) \cdot (\bar{a} + \bar{b})$.
- C) $\bar{a} \cdot b \cdot c + a \cdot b + a \cdot \bar{b}$.
- D) $\overline{a \cdot b \cdot c} \cdot \overline{a \cdot b \cdot d}$.

Questão 12

No circuito dado abaixo, todos os resistores apresentam valor R e o amplificador operacional é ideal. Qual o valor da tensão no ponto 1?



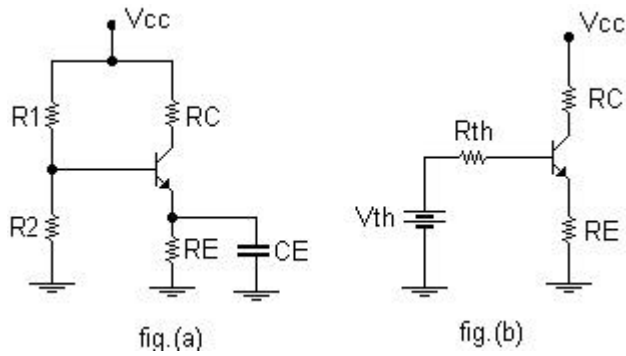
- A) $-V_i$.
- B) V_i .
- C) $V_i/2$.
- D) $2V_i$.

Questão 13

Em um circuito amplificador usando um TJB de Silício, tem-se: $V_{CC}=12V$, $V_{BE}=0.7V$, $V_{CE}=5V$ e $I_C=2mA$. Pode-se garantir que o transistor está

- A) danificado.
- B) cortado.
- C) saturado.
- D) ativo.

O circuito da fig. (a) abaixo representa um circuito de autopolarização usando transistor TJB tipo NPN e o da fig. (b) representa o circuito equivalente para análise DC aplicando-se o teorema de Thévenin na base do transistor. Com base nesses dois circuitos, responda as questões 14 e 15.



Questão 14

O valor da tensão de Thévenin é

- A) $V_{th} = V_{cc}$.
- B) $V_{th} = V_{cc}R_1 / (R_1 + R_2)$.
- C) $V_{th} = V_{cc} / (R_1 + R_2)$.
- D) $V_{th} = V_{cc} R_2 / (R_1 + R_2)$.

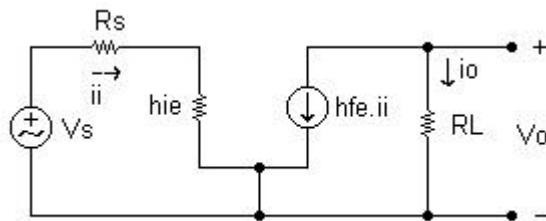
Questão 15

O valor da resistência de Thévenin é

- A) $R_{th} = R_1 / (R_1 + R_2)$.
- B) $R_{th} = R_1 + R_2$.
- C) $R_{th} = R_1 // R_2$.
- D) $R_{th} = R_2 / (R_1 + R_2)$.

Questão 16

O circuito equivalente para pequenos sinais de um amplificador a TJB usando o modelo híbrido simplificado está representado na figura abaixo. O ganho de corrente $A_i = i_o / i_i$ vale



- A) $- h_{fe}$.
- B) $-(h_{fe} + 1)$.
- C) $h_{fe} + h_{ie}$.
- D) $h_{fe} / (1 + h_{ie})$.

Questão 17

Devido a uma sobretensão na rede, a fonte de alimentação de um equipamento eletrônico foi danificada. Nesse caso, o equipamento necessita de uma manutenção

- A) corretiva.
- B) preventiva.
- C) preditiva.
- D) detectiva.

Questão 18

Dentro do organograma hierárquico de uma empresa, a gerência de manutenção, em relação à gerência de produção, deve estar

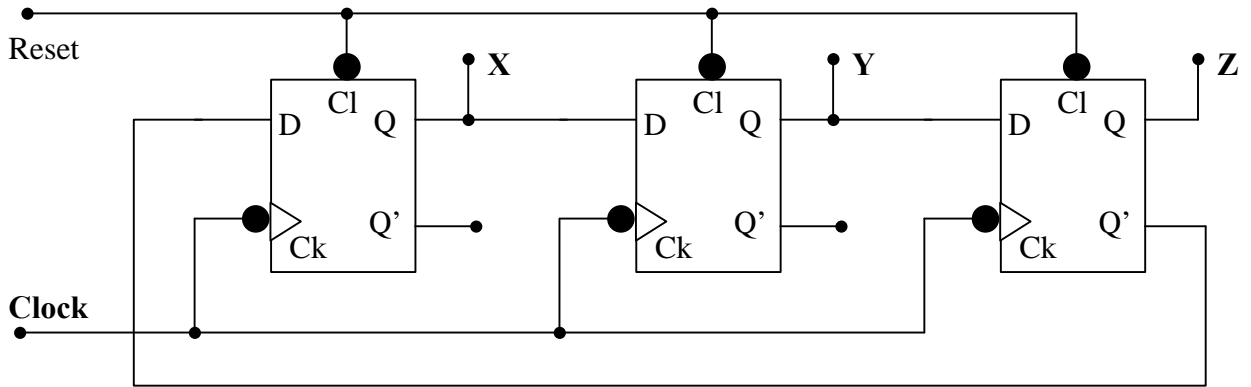
- A) um nível acima.
- B) no mesmo nível.
- C) um nível abaixo.
- D) dois níveis abaixo.

Questão 19

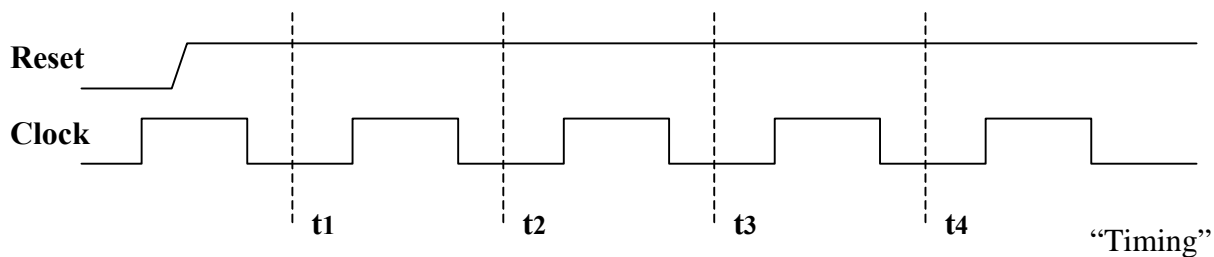
Em um sistema de manutenção planejada (SMP), qual é a etapa responsável pela distribuição das atividades de manutenção ao longo de um período considerado como ciclo para a organização?

- A) A programação.
- B) O planejamento.
- C) A execução.
- D) A documentação.

Com base no circuito digital e no “timing” mostrados abaixo, responda as questões 20 e 21.



Circuito



“Timing”

Questão 20

Nos instantes t_1 , t_2 , t_3 e t_4 , as saídas XYZ apresentam valores iguais a

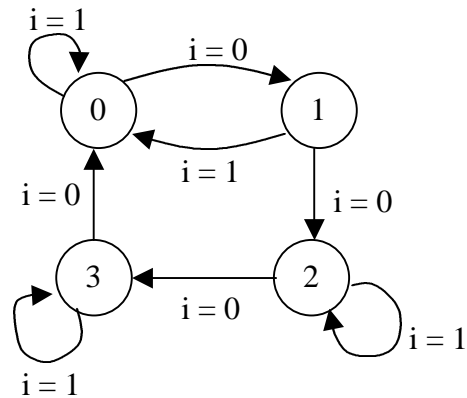
- A) 001, 011, 111, 110.
- B) 000, 100, 110, 111.
- C) 100, 110, 111, 011.
- D) 011, 001, 000, 100.

Questão 21

Considerando que o sinal “RESET” é mantido em nível lógico 1, as seqüências em XYZ voltarão a se repetir após

- A) 1 transição positiva e 5 transições negativas do “clock”.
- B) 4 períodos do “clock”.
- C) 6 (seis) bordas de descida do “clock”.
- D) 8 bordas de subida do “clock”.

Com base no diagrama de estado apresentado abaixo, qual a afirmativa correta nas questões 22 e 23?



Questão 22

- A) Quando $i = 1$, o circuito apresenta estado seguinte igual ao estado atual.
- B) O circuito apresenta 4 (quatro) estados distintos e, para $i = 0$, comporta-se como um contador ascendente módulo 3.
- C) O circuito apresenta 4 (quatro) estados distintos e, para $i = 0$, comporta-se como um contador ascendente módulo 4.
- D) O circuito apresenta-se como um contador em anel, independente do valor de i .

Questão 23

- A) O circuito representa uma máquina de estado finito e pode ser projetado com um número mínimo de duas variáveis de estado.
- B) O circuito representa uma máquina de estado finito apenas para $i = 0$.
- C) O circuito não é uma máquina de estado, e sim uma estrutura em anel.
- D) O circuito representa uma máquina de estado finito e só pode ser projetado com um número de no mínimo 4 (quatro) flip-flops.

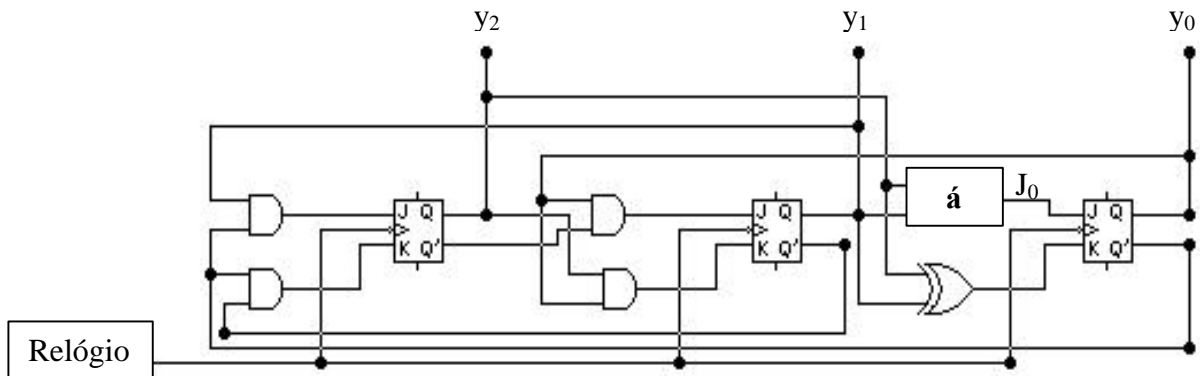
Questão 24

Se os barramentos de endereço e de dados do Pentium e do 486DX são de 32 bits de largura, significa que ambos podem endereçar

- A) até 2^{64} words de memória.
- B) até 2^{32} bytes de memória.
- C) um mínimo de 32×32 e um máximo de 10^{32} posições de memória.
- D) 10^{32} bytes de memória.

Questão 25

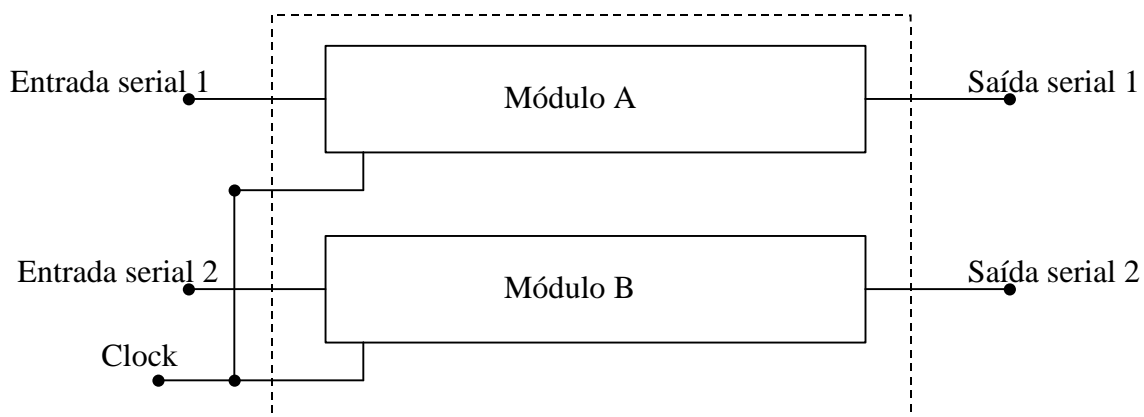
O circuito seqüencial síncrono abaixo deve funcionar como um contador GRAY, cuja contagem deve seguir esta seqüência: $y_2y_1y_0=(000, 001, 011, 010, 110, 111, 101, 100, 000, \dots)$. Qual é a porta lógica correta para substituir o bloco á que fornece o valor para J_0 do flip-flop mais à direita?



- A) $y_2 \cdot y_1$ (E).
- B) $y_2 \oplus y_1$ (OU Exclusivo).
- C) $y_2 + y_1$ (OU).
- D) $\overline{y_2 \oplus y_1}$ (OU Exclusivo negado).

Questão 26

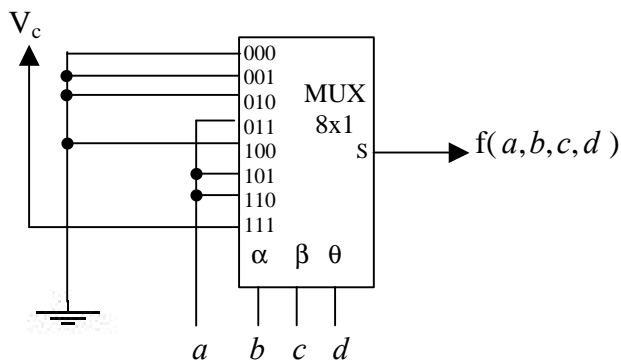
No circuito mostrado abaixo, se os módulos A e B representam registradores seriais síncronos de 8 bits, pode-se afirmar que o circuito funciona como uma memória do tipo



- A) FIFO (primeiro que entra primeiro que sai) de 8 x 2 bits.
- B) LIFO (último que entra primeiro que sai) de 8 x 1 bit.
- C) LIFO de 8 x 2 bit.
- D) RAM (memória de acesso randômico) de 16 x 2 bit.

Questão 27

Um circuito lógico combinacional é implementado por meio de um multiplexador 8x1 como mostrado abaixo.

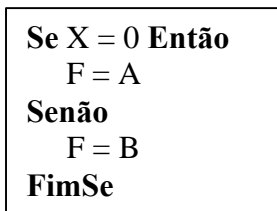


Pode-se afirmar que a função $f(a,b,c,d)$ vale **1** somente quando nas linhas de entrada (a,b,c,d) o número de **1**'s é

- A) ímpar.
- B) inferior ao número de **0**'s.
- C) par.
- D) superior ao número de **0**'s.

Questão 28

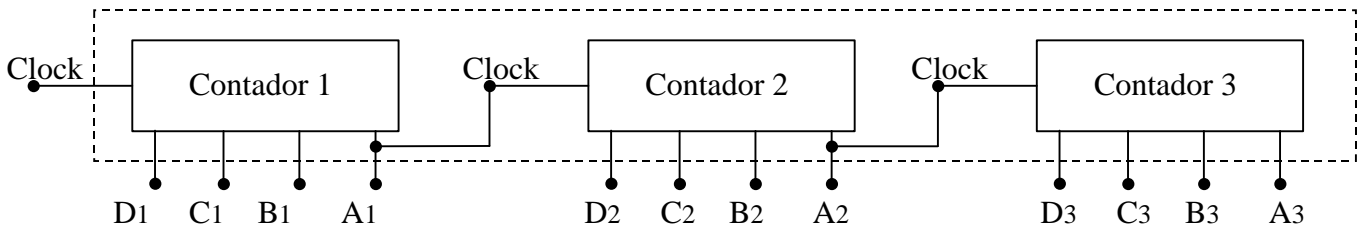
Se A, B, F e X são do tamanho de 1 bit, o circuito que melhor se enquadra na descrição dada pela estrutura **Se...Então ... Senão ... FimSe** mostrada no quadrado abaixo, é um



- A) mux de 2 para 1 bit.
- B) demux de 1 para 2 bits.
- C) seletor de palavras de 2 bits.
- D) comparador de um bit.

Questão 29

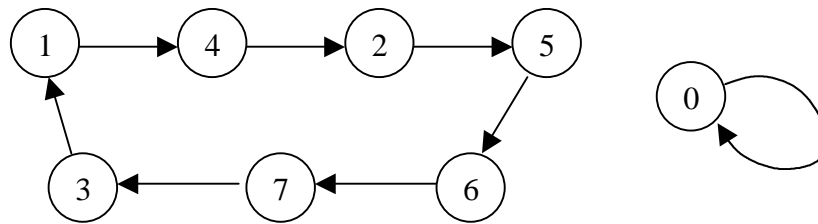
Se 3 contadores binários de 4 bits forem cascateados em série, como mostrado na figura abaixo, o maior número de estados de saída que se poderá obter será:



- A) $2^{10} - 1$.
- B) $2^{12} - 1$.
- C) 2^{12} .
- D) 3×2^4 .

Questão 30

Uma máquina de estado síncrona que apresenta o comportamento dado pelo diagrama de estado abaixo, se implementada com flip-flops tipo D, precisará no mínimo de



- A) 8 flips-flops.
- B) 3 flip-flops e uma porta XOR (OU Exclusivo).
- C) 3 flips-flops e 4 portas inversoras.
- D) 4 flip-flops e uma porta OR (OU).

Questão 31

É correto afirmar:

- A) o barramento ISA, embora tenha sido o primeiro padrão oficial para microcomputadores, ainda hoje é incluído no projeto de algumas placas mães.
- B) nos microcomputadores atuais, os barramentos ISA e PCI são os mais utilizados para transporte de informações de som e imagem.
- C) a tendência atual mostra que o barramento USB substituirá gradativamente os barramentos PCI e AGP.
- D) embora tenha surgido o AGP, o melhor padrão de comunicação serial de dados ainda é o PCI.

Questão 32

A medida que melhor representa o desempenho de um microcomputador é

- A) a quantidade de instruções que podem ser executadas por segundo (em MIPS ou MFLOPS).
- B) a frequência do “clock” do microprocessador (em MHz ou GHz).
- C) a frequência do “clock” associada à quantidade de memória endereçável (em GHz e MBytes).
- D) a frequência do cristal que gera o “clock” do processador (em MHz ou GHz).

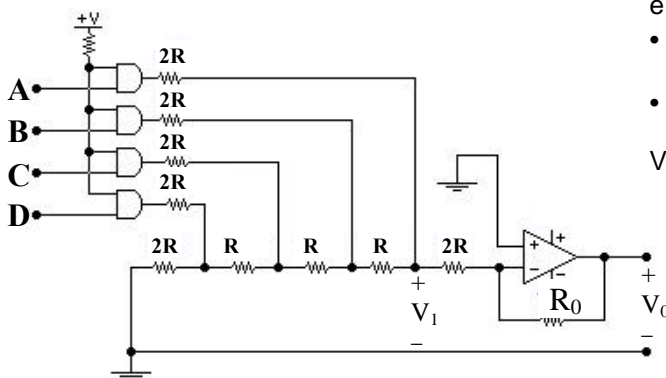
Questão 33

Pensando na hierarquia de memória de um microcomputador, em pontos extremos estão X (a de mais rápido acesso e de menor capacidade de armazenamento) e Y (a mais lenta e de maior capacidade de armazenamento). X e Y são, respectivamente,

- A) a memória “cache” e a memória principal.
- B) os registros internos e a memória secundária.
- C) os registros internos e a memória “cache”.
- D) a memória “cache” e a memória secundária.

Questão 34

Implementa-se um conversor digital-analógico de 4 bits {**A**(MSB), **B**, **C** e **D**(LSB)} com uma rede de resistores R-2R ($R=1k5\Omega$), portas lógicas AND e um amplificador operacional, como esquematizado abaixo. Pede-se o valor de R_0 para $V_0 = -15$ volts quando **ABCD** = 1111



$$V_1 = (V_{0H}/3)(A + B/2 + C/4 + D/8)$$

em que:

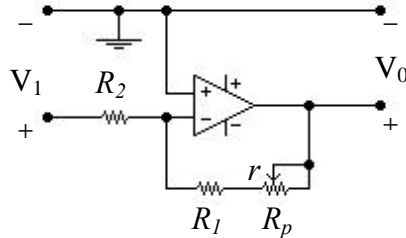
- $V_{0H} = 4$ volts é a tensão de saída das portas ANDs quando em 1 lógico;
- A, B, C e D são as entradas lógicas (0 ou 1).

$$V_0 = -V_1(R_0/2R)$$

- A) 15 K Ω .
- B) 2 K Ω .
- C) 18 K Ω .
- D) 3 K Ω .

Questão 35

O amplificador inversor, esquematizado na figura abaixo, é realizado com um amplificador operacional (que deve ser considerado ideal), um potenciômetro com valor R_p e dois resistores R_1 e R_2 . Esse circuito deve ser projetado de tal modo que o seu ganho variável A cubra a faixa de 1 a 10 ($A_{min} < 1$ e $A_{MAX} > 10$). Qual das opções está **correta**, para que seja satisfeita a especificação?



Assumir:

$$0 \leq r \leq R_p$$

$$V_0 = -AV_1$$

$$A = \frac{(R_1 + r)}{R_2}$$

- A) $R_p = 6,8R_1$ e $R_1 = 1,2R_2$.
- B) $R_p = 10R_1$ e $R_1 = 1,5R_2$.
- C) $R_p = 8,2R_1$ e $R_1 = 0,82R_2$.
- D) $R_p = 12R_1$ e $R_1 = 0,82R_2$.

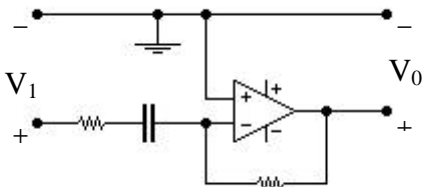
Questão 36

As placas de rede e as de modem são classificadas como

- A) barramentos de comunicação de dados.
- B) periféricos de entrada e saída de dados.
- C) "interfaces" de entrada e saída seriais de dados.
- D) unidades de acesso direto à memória.

Questão 37

O circuito abaixo representa um amplificador com desacoplamento DC (filtro passa alta), implementado com um amplificador operacional (considerado ideal), um capacitor C e dois resistores R_1 e R_2 . Qual a opção correta para se ter uma frequência de corte f_0 aproximadamente igual a 150Hz e um ganho K , para altas frequências, superior a 15?



Dados:

$$G(s) = \frac{V_0(s)}{V_1(s)} = -\frac{Ks}{s + \omega_0}$$

onde $K = \frac{R_1}{R_2}$ e $\omega_0 = \frac{1}{R_2C}$

$$\pi = 3,1416 \dots$$

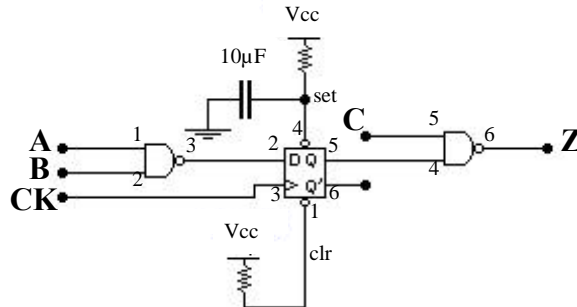
- A) $R_1 = 12R_2$ e $200\pi R_2C = 1$.
- B) $R_1 = 18R_2$ e $300\pi R_2C = 1$.
- C) $R_1 = 10R_2$ e $100\pi R_2C = 1$.
- D) $R_1 = 22R_2$ e $2\pi R_2C = 1$.

Questão 38

O circuito abaixo é implementado com dois CI's. Um deles é um NAND (α) e o outro é um flip-flop do tipo D (β). No momento em que o circuito é alimentado com V_{cc} , a saída Q do flip-flop é automaticamente feita 1 lógico, pois sua entrada "set" está inicialmente em 0 lógico (capacitor descarregado) e só algum tempo depois vai para 1 lógico, isso porque o capacitor se carrega até atingir a tensão V_{cc} . As entradas do circuito são as linhas **A**, **B** e **C**. A linha **Z** é a sua saída e a linha **CK** é o "clock" (relógio) do circuito. Foram feitas algumas medições cujos resultados estão dados na tabela abaixo.

Pino	Condição
$\alpha 1$	Nível lógico ALTO
$\alpha 2$	Nível lógico ALTO
$\alpha 3$	Nível lógico BAIXO
$\alpha 4$	Nível lógico ALTO
$\beta 2$	Nível lógico BAIXO
$\beta 3$	Pulsante
$\beta 5$	Nível lógico ALTO
$\beta 6$	Nível lógico BAIXO

Tabela

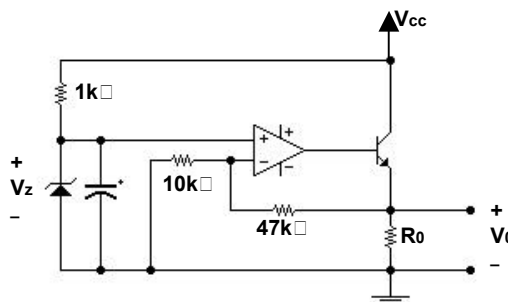


Qual a opção **incorreta** para um possível diagnóstico da falha?

- A) O pino $\beta 6$ do flip-flop pode estar em curto circuito com a terra.
- B) O pino $\beta 4$ do flip-flop pode estar em curto circuito com V_{cc} , ativando a linha 'set' do flip-flop.
- C) O pino $\alpha 4$ da porta NAND pode estar em curto circuito com V_{cc} .
- D) Um defeito interno no flip-flop (pino $\beta 5$) impede Q de responder adequadamente.

Questão 39

Uma fonte DC é projetada através do circuito abaixo, considerando o amplificador operacional ideal e tendo uma corrente máxima de saída de 15mA. O transistor com $\beta=100$ trabalha na região ativa e está sendo usado na configuração "seguidor de emissor". A tensão de emissor V_0 é proporcional à tensão de referência V_z . Qual o valor de V_0 ?



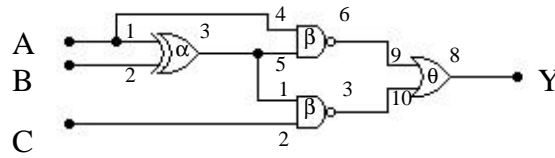
- A) - 10Vz
- B) 4,7Vz
- C) - 4,7Vz
- D) 5,7Vz

Questão 40

Considerando o circuito abaixo, verifica-se que, quando a entrada **C** = 0, independentemente dos níveis lógicos das entradas **A** e **B**, o nível lógico da saída **Y** é alto. Ao testar todos os pinos dos circuitos integrados com os valores de entrada **A** = **B** = 1 e **C** = 0, obteve-se a tabela seguinte:

Pino	Condição
$\alpha 1$	Nível lógico ALTO
$\alpha 2$	Nível lógico ALTO
$\alpha 3$	Nível lógico ALTO
$\beta 1$	Nível lógico ALTO
$\beta 2$	Nível lógico BAIXO
$\beta 3$	Nível lógico ALTO
$\beta 4$	Nível lógico ALTO
$\beta 5$	Nível lógico ALTO
$\beta 6$	Nível lógico BAIXO
$\theta 8$	Nível lógico ALTO
$\theta 9$	Nível lógico BAIXO
$\theta 10$	Nível lógico ALTO

Tabela



Circuito lógico

Qual é a opção **correta**?

- A) Existe uma falha na porta θ , uma vez que sua saída $\theta 8$ deveria estar em nível lógico BAIXO.
- B) Existe uma falha na porta β , uma vez que sua saída $\beta 6$ deveria estar em nível lógico ALTO.
- C) Existe uma falha na porta α , uma vez que sua saída $\alpha 3$ deveria estar em nível lógico BAIXO.
- D) Não existe falha nas portas lógicas, pois a saída **Y** está em nível lógico ALTO para os referidos valores de entrada.